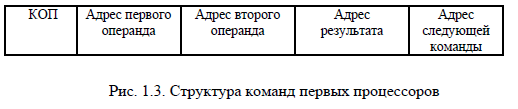
**11. Циклы работы микропроцессора.**

Структура команд первых процессоров была более громоздкой. В команде указывались адреса обоих операндов, адрес, куда записывался результат и адрес следующей команды. Для извлечения такой команды приходилось несколько раз обращаться к памяти, что естественно приводило к значительному снижению быстродействия. За счет введения программного счетчика избавились от части, в которой указывался адрес следующей команды. Так как один из операндов, как правило, после выполнения некоторого действия не нужен, то стали записывать результат на его место, что позволило исключить еще одно поле. С введением аккумулятора в АЛУ приняли, что один из операндов находится в нем, и отпала необходимость указывать адрес этого операнда. Таким образом, в процессе эволюции

компьютеров сократили длины команд и за счет этого увеличили их быстродействие.



Обработка команды занимает несколько периодов тактового генератора. Вообще говоря,

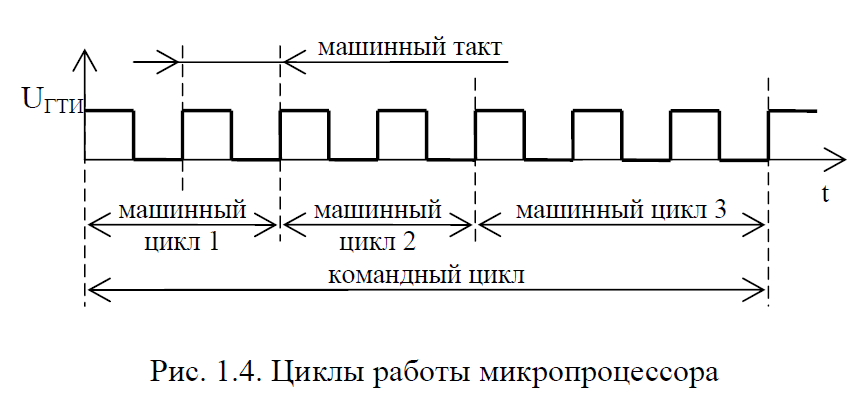
выполнение команды можно разделить на **три фазы (машинных цикла)**:

*1.извлечение кода операции;*

*2. первичная дешифрация кода команды для определения длины ее адресной части и извлечение из памяти адресной части команды;*

*3. вторичная дешифрация для определения операции и выполнение команды.*

Выполнение каждого из названных циклов требует нескольких периодов тактового генератора (машинных тактов) Совокупное время, требуемое для выборки, декодирования и выполнения команды, образует ***командный цикл****,* или ***цикл выполнения команды****.*



**12 Алгоритм работы микропроцессора.**

Под ***алгоритмом*** понимается конечный набор действий для выполнения некоторой процедуры, удовлетворяющий трем основным требованиям:

*Массовости*

*Детерминированности*

*Результативности.*

Устройство управления в процессе функционирования проходит через три фазы: выборка, декодирование и выполнение. После того как программа и данные поступили в память, адрес первой выполняемой команды помещается в программный счетчик, и в устройстве управления устанавливается фаза выборки. При этом содержимое программного счетчика поступает на адресную шину, и тем самым обеспечивается возможность выборки соответствующей команды из памяти.

Команда, хранящаяся в ячейке с адресом, заданным на программном счетчике, посылается по шинам данных в регистр команды в устройстве управления. Поскольку команды в памяти располагаются в последовательных ячейках, программный счетчик увеличивается на 1, и на нем появляется адрес следующего слова в программе. Затем устройство управления декодирует код операции только что полученной команды. Если код операции показывает, что команда состоит более чем из одного слова, фаза выборки повторяется нужное число раз, чтобы выбрать команду целиком. При этом каждый раз увеличивается содержимое программного счетчика.

После выборки и декодирования всей команды устройство управления переходит в фазу выполнения. Оно генерирует управляющие сигналы, и соответствующие схемы выполняют заданную в команде операцию. Если в команде задан адрес операнда, устройство управления переходит к пересылке адресуемой информации между указанной ячейкой и соответствующим блоком машины, например арифметическим устройством или устройством вывода.

Для осуществления пересылки адресная часть команды передается на

адресную шину, подготавливая последующее появление адресуемой информации на шине данных. В конечном счете, устройство управления обеспечивает фактическое выполнение заданной операции и после ее

завершения снова возвращается к фазе выборки, чтобы получить из памяти следующую команду, адрес которой содержит программный счетчик. Этот процесс повторяется до тех пор, пока компьютер не получит указание остановиться.

В общем описанном выше случае команды выполняются последовательно в порядке их расположения в памяти. Однако в некоторых случаях этот порядок желательно изменить, например, в зависимости от состояния флажковых битов. В этом случае адрес следующей команды может не быть адресом ячейки, следующей по порядку за ячейкой, откуда была взята текущая выполняемая команда. Команды, в которых происходят такие изменения порядка выборки команд, называются ***командами переходов****,* ***передач***

***управления*** или ***ветвлений****.*

В этих командах адресная часть содержит адрес следующей команды,которую должно выбрать устройство управления, если последовательностьвыборки изменяется. Поэтому после того как устройство управлениядекодирует команду перехода и установит, что условия изменения порядкавыполнены, оно поместит адресную часть выполняемой команды, содержащуюадрес следующей команды, в программный счетчик. Таким образом, после тогокак устройство управления перейдет в фазу выборки, оно автоматически

получит нужную ему следующую команду.

**13. Обработка прерываний.**

Во многих приложениях микропроцессоров возникает необходимость прерывать процесс вычислений для обслуживания внешнего устройства. Прерывание может происходить при поступлении в процессор сигнала от внешнего устройства, требующего внимания. В ответ на это процессор должен приостановить выполнение текущей программы, запомнить состояние, в котором она была прервана (содержимое различных регистров, включая программный счетчик), и затем обслужить запрос внешнего устройства. Завершив обслуживание, микропроцессор возвращается к приостановленному процессу вычислений, воспользовавшись ранее запомненной информацией о состоянии прерванной программы.

Понятие прерывания можно обобщить для случая нескольких внешних устройств. В этом случае любое из устройств может прислать свой запрос на внимание. Обработка запросов может либо следовать правилу обслуживания «первым вошел – первым вышел», либо некоторой приоритетной схеме в соответствии с приоритетом запросов. При всех условиях способность обрабатывать прерывания может оказаться очень мощным средством во многих применениях микропроцессоров. Поскольку при прерываниях нужно сохранять информацию о текущем состоянии процессора, можно опять воспользоваться стеком, т. е. сохранить в нем внутреннее состояние микропроцессора в момент поступления запроса, включая программный счетчик. В некотором смысле прерывание подобно переходу на подпрограмму, но этот переход проинициирован внешним сигналом, а не командой в программе.

**14. Структурная организация и функционирование однокристального микроконтроллера PIC16f628(886).**

Архитектура микроконтроллера основана на концепции раздельных шин и областей памяти для данных и для программ (гарвардская архитектура). Это увеличивает скорость обмена по сравнению с традиционной принстонской архитектурой, в которой команды и данные передаются по одной и той же шине. Разделение шин команд и данных позволяет увеличить разрядность команды по сравнению с разрядностью данных. Шина данных и память данных (ОЗУ) имеют ширину 8 бит, а программная шина и программная память (ПЗУ) – 14 бит. Такая концепция обеспечивает простую, но мощную систему однословных команд, разработанную так, что битовые, байтовые и регистровые операции работают с высокой скоростью и с перекрытием по времени выборок команд и циклов выполнения. 14-битовая ширина программной памяти обеспечивает выборку 14-битовой команды за один цикл. Двухступенчатый конвейер обеспечивает одновременную выборку следующей и исполнение

текущей команд. Все команды выполняются за один машинный цикл, исключая команды переходов, которые выполняются за два цикла. В PIC16F628 программная память расположена внутри кристалла. Исполняемая программа может находиться только во внутреннем ПЗУ.

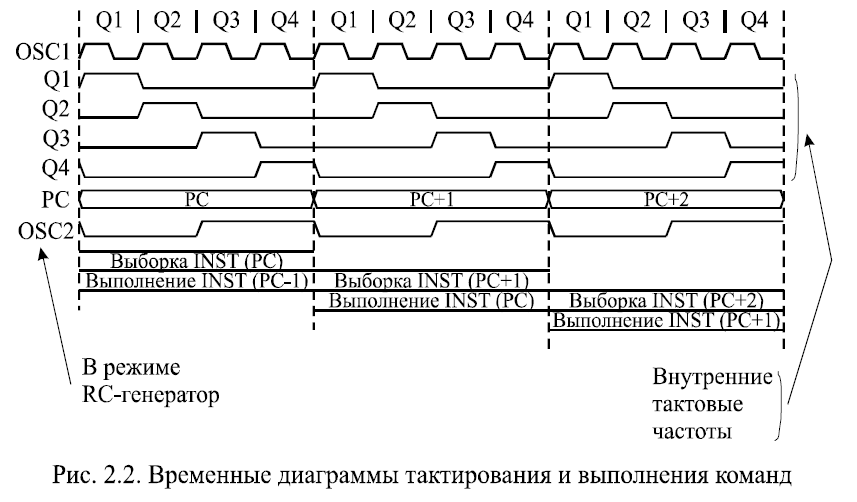
Регистры РIС16F628 разделяются на две функциональные группы: специальные и общего назначения. Специальные регистры используются для управления режимами работы функциональных блоков контроллера, регистры общего назначения (память данных или ОЗУ) – для хранения переменных.

Микроконтроллер РIС16F628 использует прямую и косвенную адресацию всех регистров и ячеек памяти. Все специальные регистры и счетчик команд также адресуются как память данных. Ортогональная (симметричная) система команд позволяет выполнять любую операцию с любым регистром, используя любой из названных выше методов адресации. Это облегчает программирование для РIС16F628 и значительно уменьшает время, необходимое на обучение работе с микроконтроллером.

В микроконтроллере РIС16F628 имеется 8-разрядное арифметико-логическое устройство (АЛУ) и рабочий регистр (аккумулятор) W. АЛУ выполняет сложение, вычитание, сдвиг, битовые и логические операции. В командах, обрабатывающих два операнда, один из операндов содержится в рабочем регистре W. Второй операнд может быть константой или содержимым любого регистра ОЗУ. В командах с одним операндом операнд может быть

содержимым рабочего регистра или любого регистра ОЗУ. Для выполнения всех операций АЛУ используется рабочий регистр W, который не может быть прямо адресован. Результат операции в АЛУ помещается либо в рабочий регистр W, либо в регистр ОЗУ.

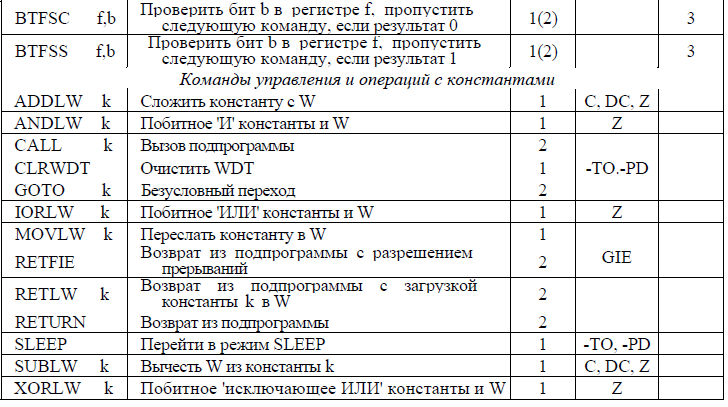
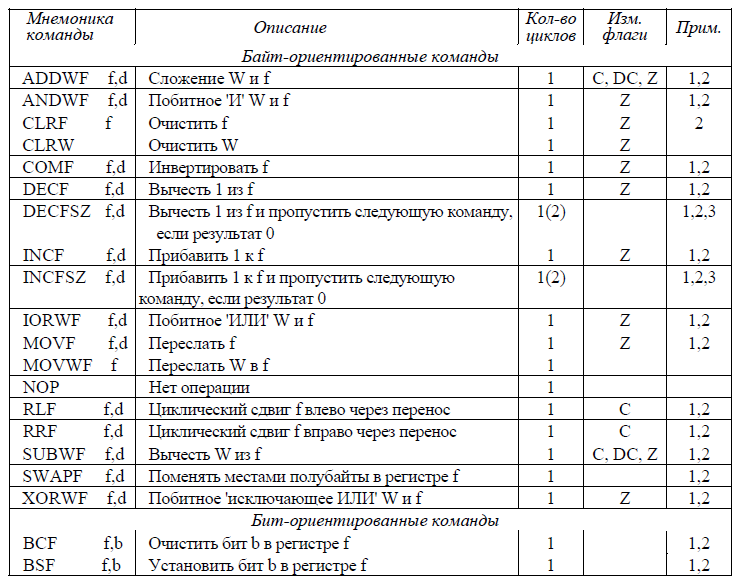
**15 Система команд микроконтроллера PIC16f628(886).**

Цикл выполнения команды состоит из четырех тактов: Q1...Q4. Выборка команды и ее выполнение совмещены по времени таким образом, что выборка команды занимает один цикл, а выполнение – следующий цикл. Эффективное время выполнения команды составляет один цикл. Если команда изменяет счетчик команд (например, команда CALL), то для выполнения этой команды потребуется два цикла. Цикл выборки начинается с увеличения счетчика команд в такте Q1. В цикле выполнения команды выбранная команда защелкивается в регистр команд в такте Q1. В течение тактов Q2, Q3 и Q4происходит декодирование и выполнение команды. В такте Q2 считывается память данных (чтение операнда), а запись происходит в такте Q4. 

Каждая команда микроконтроллера PIC16F628 состоит из одного 14-разрядного слова, содержащего код операции (OPCODE), определяющий тип команды и один или несколько операндов, указывающих операцию команды. Команды разделены на следующие группы: байт-ориентированные команды, бит-ориентированные команды, команды управления и операций с константами.

Для байт-ориентированных команд f является указателем регистра, а d – указателем адреса результата. Указатель регистра определяет, какой регистр должен использоваться в команде. Указатель адресата определяет, где будет сохранен результат. Если d = 0, результат сохраняется в регистре W. Если d = 1, результат сохраняется в регистре, который используется в команде. В бит-ориентированных командах b определяет номер бита, участвующего в операции, а f – указатель регистра, который содержит этот бит.

Все команды выполняются за один машинный цикл, кроме команд условия, в которых получен истинный результат, и инструкций, изменяющих значение счетчика команд PC. В случае выполнения команды за два машинных цикла во втором цикле выполняется инструкция NOP. Один машинный цикл состоит из четырех тактов генератора. Для тактового генератора с частотой 4 МГц все команды выполняются за 1мкс; если условие истинно или изменяется счетчик команд PC, команда выполняется за 2 мкс.

****