

Министерство образования Республики Беларусь

Учреждение образования

Белорусский государственный университет информатики и  
радиоэлектроники

Кафедра РТС

Отчет по лабораторной работе №1

«РЕАЛИЗАЦИЯ ПОСЛЕДОВАТЕЛЬНОСТНЫХ УСТРОЙСТВ НА ПЛИС»

Выполнил:

ст.гр. 240102  
shlom41k

Проверил:

xxxxxxxxxx

Минск 2015

## Цель работы:

1. Углубление теоретических знаний по схемотехническому проектированию цифровых устройств на ПЛИС и закрепление их на практике.
2. Формирование практических навыков создания цифровых устройств на основе ПЛИС путем схемотехнического и поведенческого описания работы устройства, а также компьютерного моделирования их работы.
3. Приобретение практических навыков работы с реальными устройствами на базе ПЛИС и контрольно-измерительными приборами.

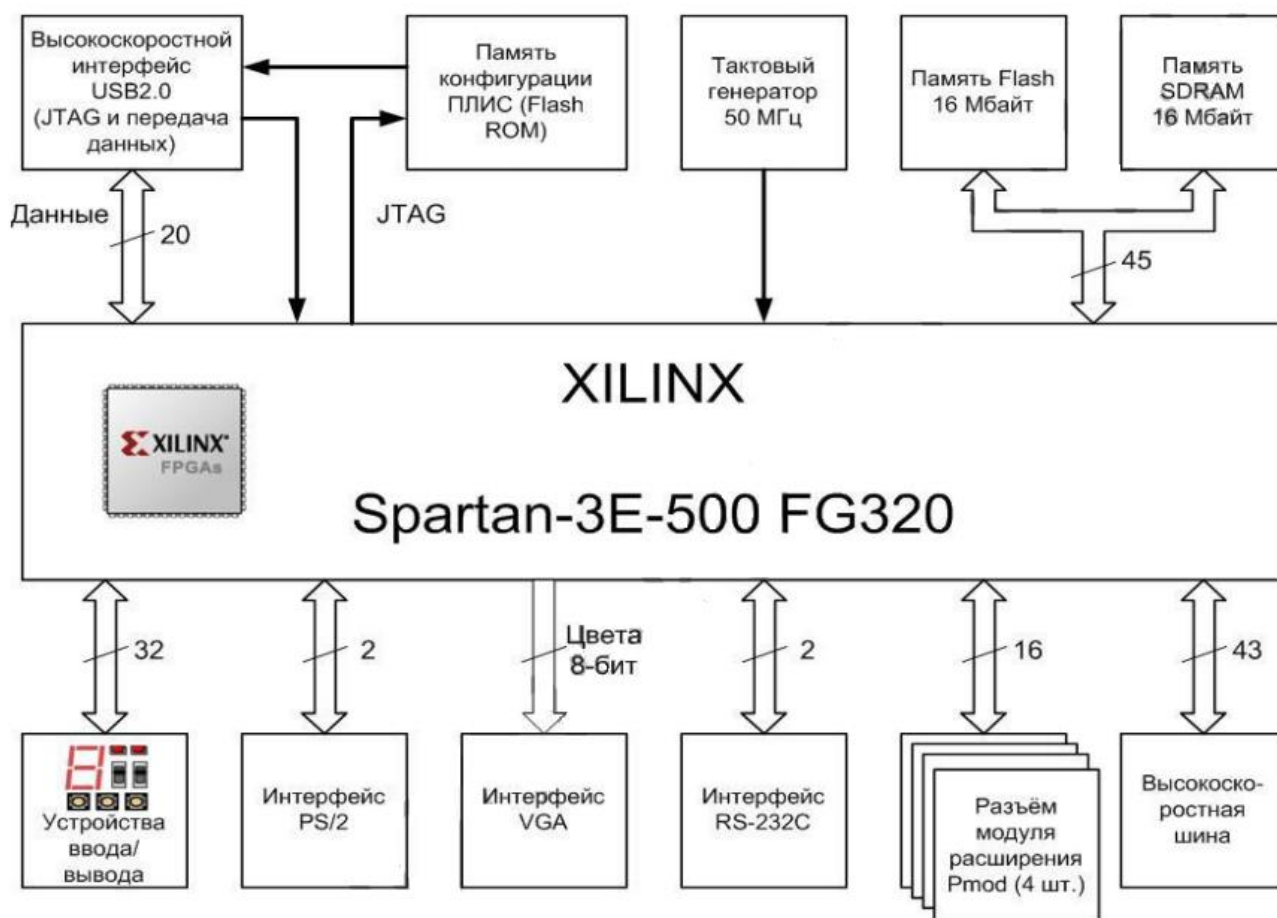


Рисунок 1 – Структура отладочной платы

## Условия индивидуального задания

Сформировать сигнал в виде меандра с частотой:

- а) 4372 Гц;
- б) 15 Гц.

Устройство формирования сигнала реализовать двумя способами: при помощи схемотехнического описания Schematic и при помощи описания на языке VHDL. Проверить работу устройства на отладочной плате. Сигнал с частотой 15 Гц вывести на светодиод LD1.

## Выполнение работы

Для получения необходимой частоты мы должны иметь следующий коэффициент деления:

$$\text{а) } K_{ДЕЛ} = \frac{F_{ВХ}}{F_{ВЫХ}} = \frac{50 \cdot 10^6 \text{ Гц}}{4372 \text{ Гц}} = 11436;$$

$$\text{б) } K_{ДЕЛ} = \frac{F_{ВХ}}{F_{ВЫХ}} = \frac{50 \cdot 10^6 \text{ Гц}}{15 \text{ Гц}} = 3125000.$$

Коэффициент деления счетчика:

$$\text{а) } K_{ДЕЛ} = K_{СЧ} \cdot K_{ТР} = K_{СЧ} \cdot 2 \Rightarrow K_{СЧ} = \frac{K_{ДЕЛ}}{2} = 5718;$$

$$\text{б) } K_{ДЕЛ} = K_{СЧ} \cdot K_{ТР} = K_{СЧ} \cdot 2 \Rightarrow K_{СЧ} = \frac{K_{ДЕЛ}}{2} = 1562500.$$

Начальное значение счетчика:

$$\text{а) } K = M - K_{СЧ} = 2^{16} - 5718 = 59818;$$

$$\text{б) } K = M - K_{СЧ} = 2^{24} - 1562500 = 15214716.$$

Определив начальные параметры, соберем схемы делителей частоты.

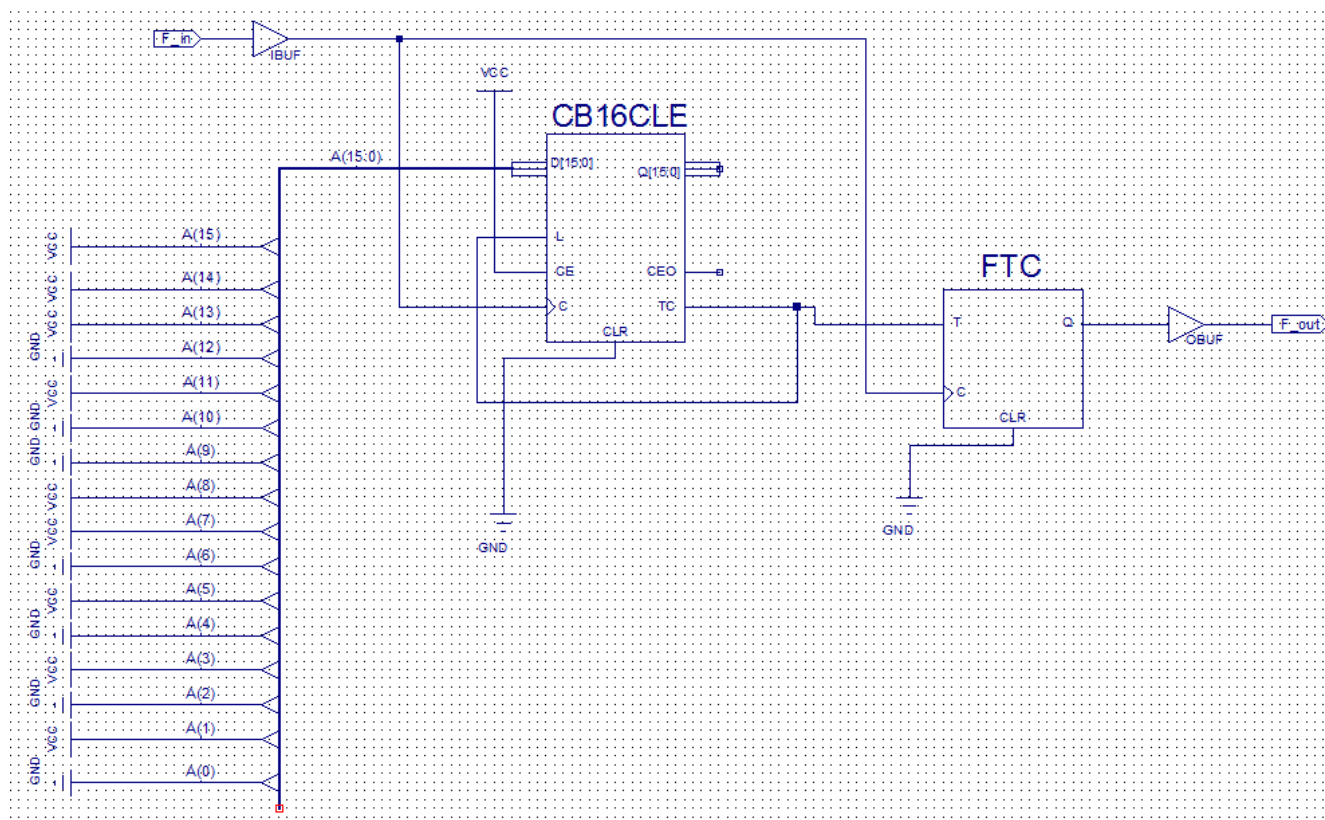


Рисунок 2 – Схема двоичного делителя частоты ( $F_{out} = 4372 \text{ Гц}$ )

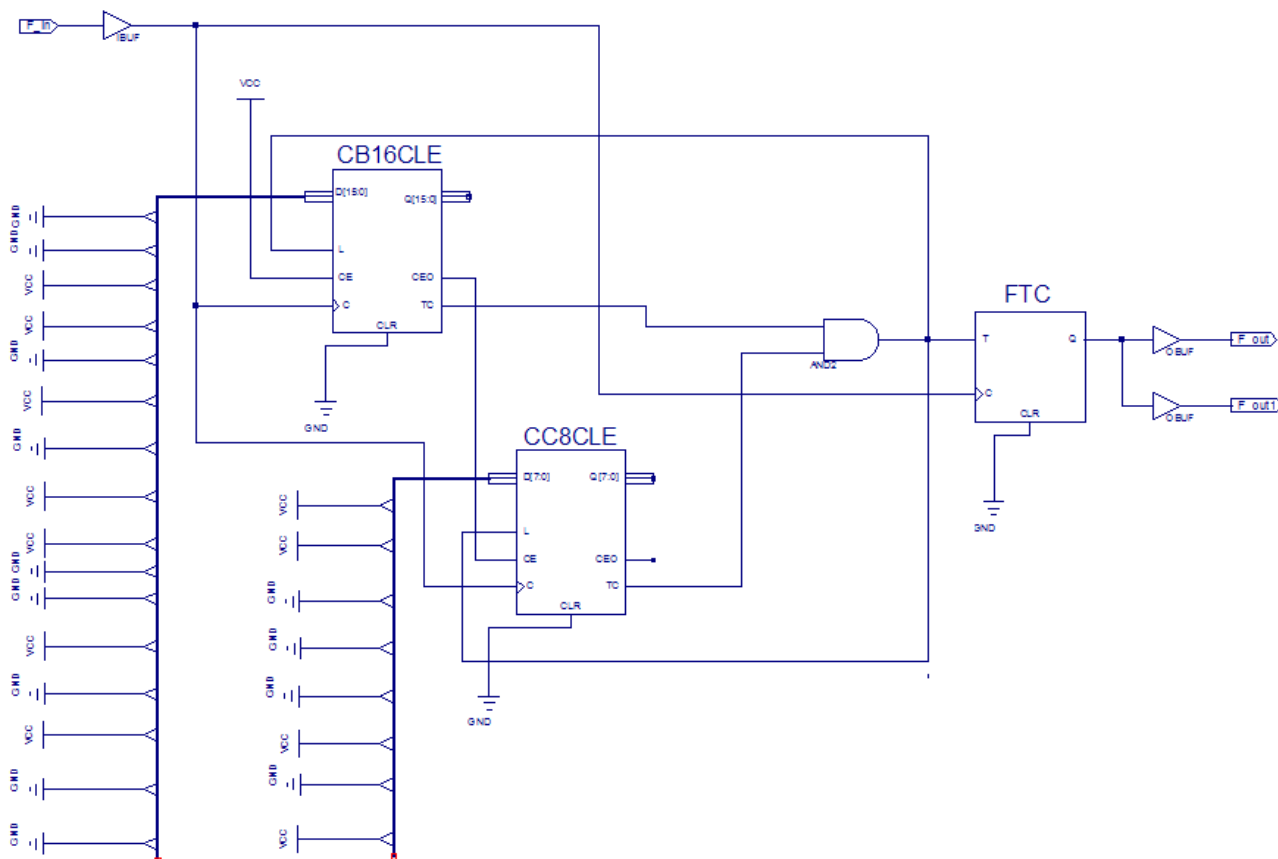


Рисунок 3 – Схема двоичного делителя частоты ( $F_{out} = F_{out1} = 15$  Гц)

Рассмотрим реализацию той же задачи с использованием языка высокого уровня – VHDL.

Листинг программы:

```

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity delitel is
  Port ( clock_en : in STD_LOGIC;
        clk : in STD_LOGIC;
        reset : in STD_LOGIC;
        F_out : out STD_LOGIC;
        F_out1 : out STD_LOGIC;
        F_outD : out STD_LOGIC);
end delitel;

```

architecture Behavioral of delitel is

```

        signal counter:          std_logic_vector ( 20 downto 0);
        signal F_out_temp:      std_logic;
        signal counter1:        std_logic_vector ( 15 downto 0);
        signal F_out_temp1:     std_logic;

begin

process (clk, reset)

begin
    if reset = '1' then
        counter <= (others => '0');
    elsif clk = '1' and clk'event then
        if clock_en = '1' then
            counter <= counter + 1;
        end if;
        if counter = "110010110111001101010" then
            counter <= (others => '0');
            F_out_temp <= not F_out_temp;
        end if;
    end if;
    F_out <= F_out_temp;
    F_outD <= F_out_temp;
end process;

process (clk, reset)

begin
    if reset = '1' then
        counter1 <= (others => '0');
    elsif clk = '1' and clk'event then
        if clock_en = '1' then
            counter1 <= counter1 + 1;
        end if;
        if counter1 = "0101101110011010" then
            counter1 <= (others => '0');
            F_out_temp1 <= not F_out_temp1;
        end if;
    end if;
    F_out1 <= F_out_temp1;
end process;

end Behavioral;
```

Используя осциллограф, измерили временные диаграммы формируемого сигнала.

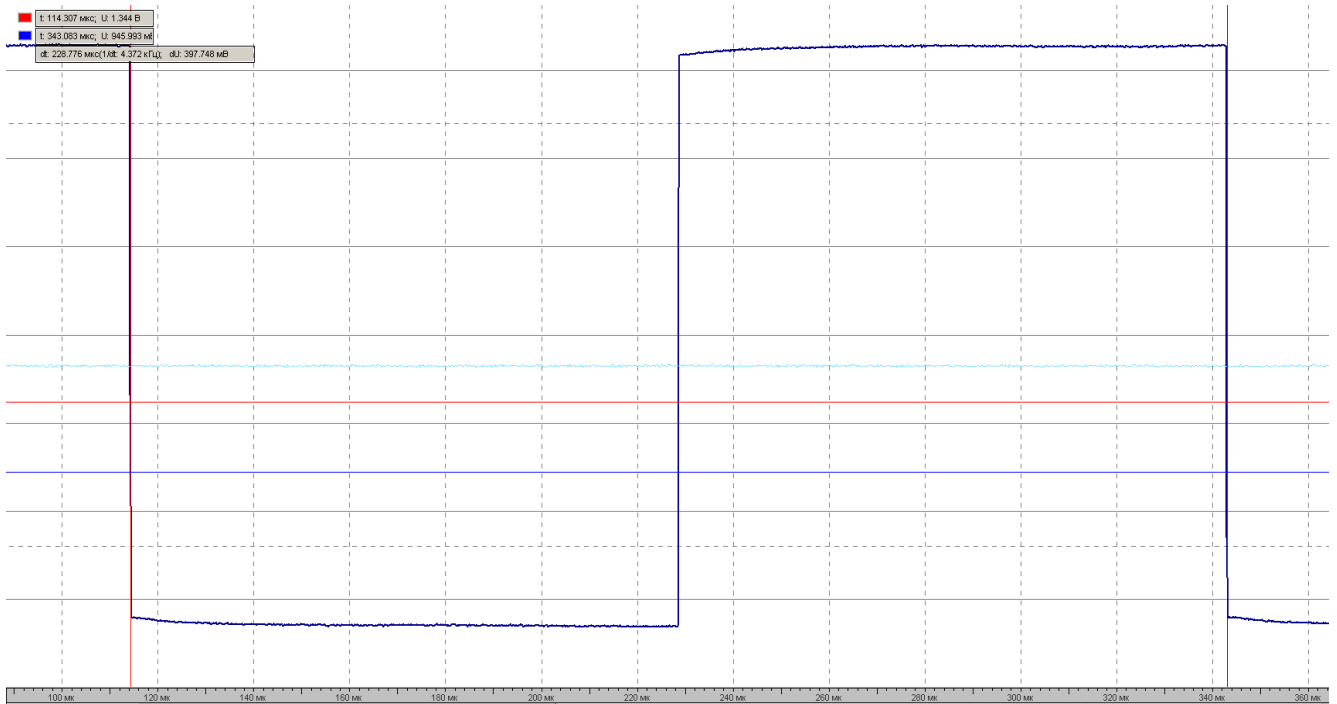


Рисунок 4 – Временные диаграммы сигнала с частотой 4372 Гц

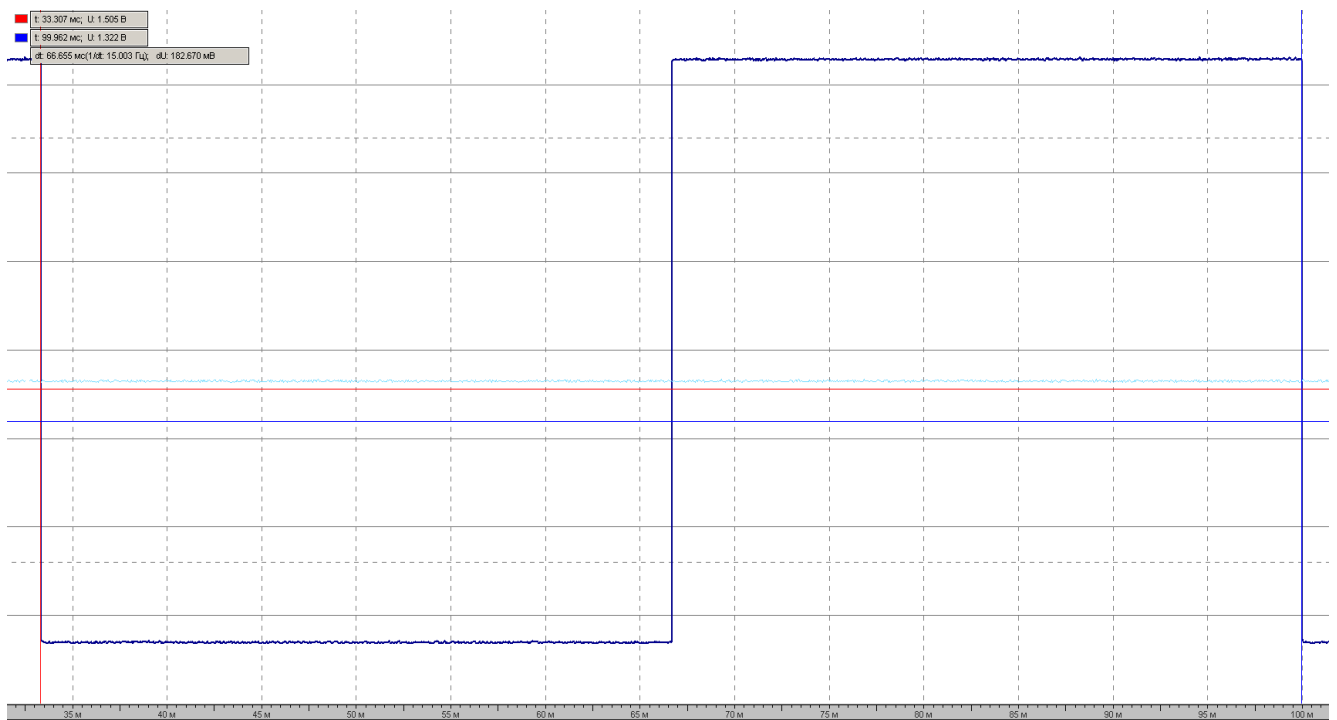


Рисунок 5 – Временные диаграммы сигнала с частотой 15 Гц

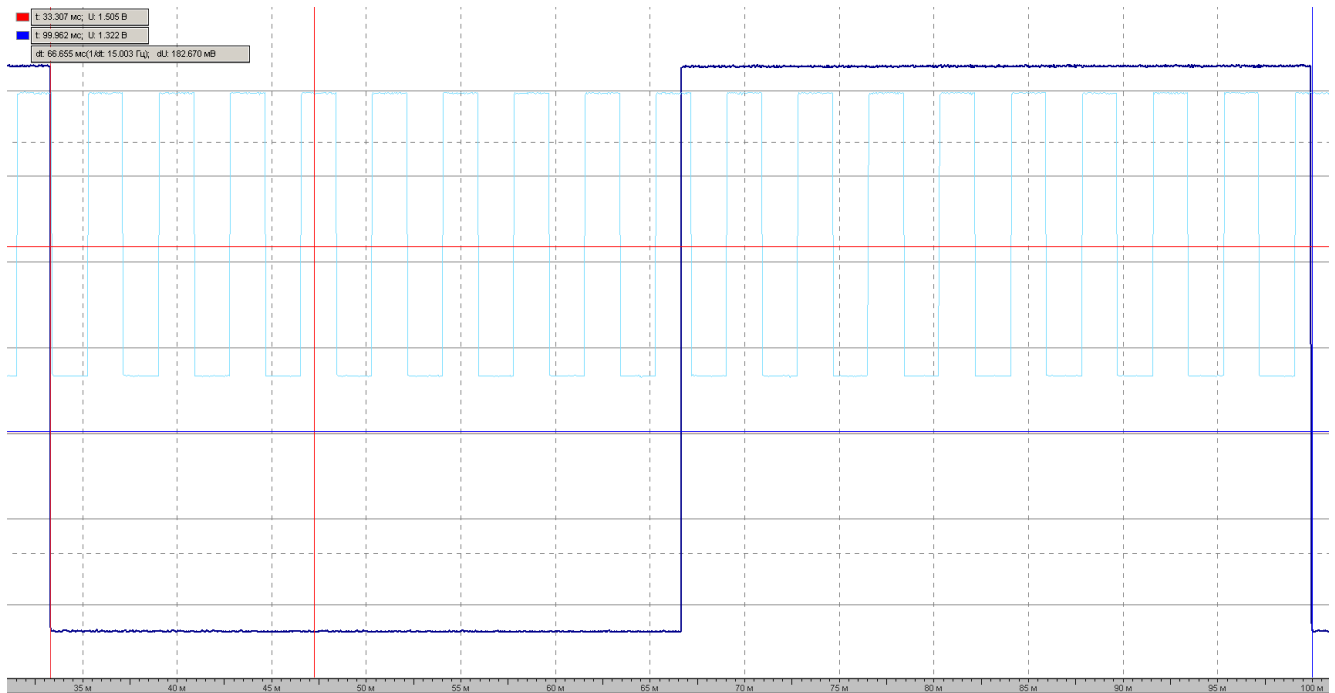


Рисунок 6 – Временные диаграммы сигналов

## Вывод

В ходе данной лабораторной работы закрепили на практике и углубили теоретические знания по схемотехническому проектированию цифровых устройств на ПЛИС. Сформировали практические навыки создания цифровых устройств на основе ПЛИС путем схемотехнического и поведенческого описания работы устройства, а также компьютерного моделирования их работы. Приобрели практические навыки работы с реальными устройствами на базе ПЛИС и контрольно-измерительными приборами.